



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2013년01월18일  
 (11) 등록번호 10-1220522  
 (24) 등록일자 2013년01월03일

(51) 국제특허분류(Int. Cl.)  
*B82B 3/00* (2006.01) *H01L 33/00* (2010.01)  
 (21) 출원번호 10-2010-0081366  
 (22) 출원일자 2010년08월23일  
 심사청구일자 2010년08월23일  
 (65) 공개번호 10-2012-0018499  
 (43) 공개일자 2012년03월05일  
 (56) 선행기술조사문헌  
 Ming-Liang Zhang et al. J. Phys. Chem. C.  
 2008, Vol. 112, pp. 4444-4450\*  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**한국표준과학연구원**  
 대전 유성구 도룡동 1  
 (72) 발명자  
**이우**  
 대전광역시 유성구 배울2로 6, 한화아파트 110동  
 1504호 (관평동)  
**김정길**  
 경기도 용인시 수지구 신봉1로48번길 29, 한일아  
 파트 101동 402호 (신봉동)  
 (74) 대리인  
**특허법인이지**

전체 청구항 수 : 총 16 항

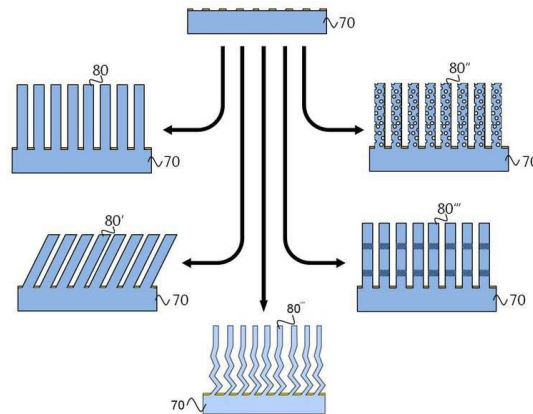
심사관 : 박종철

(54) 발명의 명칭 **다공성 다층 금속박막을 이용한 실리콘 나노선 어레이 제조방법**

**(57) 요약**

본 발명에서는 (a) 다공성 다층 금속박막을 준비하는 단계, (b) 상기 다공성 다층 금속박막을 실리콘 기판에 접착시키는 단계 및 (c) 실리콘 에칭액으로 상기 실리콘 기판을 에칭시키는 단계를 포함하는 실리콘 나노선 어레이 제조방법이 개시된다. 본 발명에 따르면 다공성 금속 박막을 다층으로 증착함으로써 각각의 금속이 가지는 장점만을 취해 상기 다공성 다층 금속박막을 촉매로 하여 실리콘 기판을 습식에칭하는 단계에서 실리콘 에칭액의 조성, 에칭온도 등의 에칭조건을 조절하여 종래의 나노선과는 형상 및 결정학적 배향에서 차별성을 갖는 다공성 구조, 다공성 마디 구조, 경사진 구조 및 지그재그 구조의 나노선을 제조할 수 있다.

**대표도 - 도1**



## 특허청구의 범위

### 청구항 1

- (a) 다공성 다층 금속박막을 준비하는 단계;
  - (b) 상기 다공성 다층 금속박막을 실리콘 기판에 접촉시키는 단계; 및
  - (c) 실리콘 에칭액으로 상기 실리콘 기판을 에칭시키는 단계;
- 를 포함하는 실리콘 나노선 어레이 제조방법.

### 청구항 2

- 제 1항에 있어서,  
상기 (a) 단계는,  
일면에 복수의 구멍이 형성된 템플릿을 제공하는 단계;  
상기 템플릿의 일면에 제 1 금속을 증착시키는 단계;  
상기 제 1 금속 상에 제 2 금속을 증착시키는 단계; 및  
템플릿 에칭액으로 상기 템플릿만을 에칭시키는 단계;  
를 포함하여 이루어지는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

### 청구항 3

- 제 2항에 있어서,  
상기 템플릿 일면의 구멍의 단면은 원형, 타원형, 정사각형, 직사각형 및 정다각형으로 이루어지는 군으로부터 선택되는 적어도 어느 하나의 형상인 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

### 청구항 4

- 제 2항에 있어서,  
상기 템플릿의 재질은 알루미늄이고,  
상기 템플릿 일면의 구멍은 알루미늄 아노다이징(anodizing)방법으로 형성된 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

### 청구항 5

- 제 2항에 있어서,  
상기 템플릿만을 에칭시키는 단계 이후에 상기 다공성 다층 금속박막의 표면이 매끄럽게 되도록 상기 다공성 다층 금속박막의 표면을 연마하는 단계를 더 포함하여 이루어지는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

### 청구항 6

제 2항에 있어서,  
 상기 제 1 금속 및 상기 제 2 금속은 서로 다른 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 7**

제 1항에 있어서,  
 상기 (b) 단계는,  
 상기 다공성 다층 금속박막을 이송용액 표면에 띄우는 단계;  
 상기 이송용액의 표면과 접하는 다공성 다층 금속박막의 일면이 상기 실리콘 기판과 맞닿도록 접촉시키는 단계;  
 및  
 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계;  
 를 포함하여 이루어지는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 8**

제 7 항에 있어서,  
 상기 이송용액은 상기 실리콘 에칭액과 동일한 성분이고,  
 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계는  
 상기 다공성 다층 금속박막과 접촉한 부분에서 상기 이송용액에 의해 실리콘 기판이 일부 에칭되어 상기 다공성 다층 금속박막과 상기 실리콘 기판이 밀착되는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 9**

제 7항에 있어서,  
 상기 이송용액은 탈이온수 이고,  
 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계 이후에,  
 상기 다공성 다층 금속박막이 이송된 실리콘 기판을 무수에탄올( $C_2H_5OH$ )에 담지시키는 단계를 더 포함하여 이루어지는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 10**

제 1항에 있어서,  
 상기 (c) 단계는 상기 실리콘 에칭액에서 다공성 다층 금속박막이 촉매로 작용하여 상기 실리콘 기판을 습식에칭하여 나노선을 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 11**

제 1항에 있어서,  
 상기 실리콘 에칭액은 HF,  $H_2O_2$  및  $H_2O$ 의 혼합액 또는  $NH_4F$ ,  $H_2O_2$  및  $H_2O$ 의 혼합액인 것을 특징으로하는 실리콘 나노선 어레이 제조방법.

**청구항 12**

제 1항에 있어서,

상기 (c) 단계에서,

상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액으로서,

HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:x:2(여기서 x는 0.5 이상)의 부피비를 가지는 혼합액을 사용하여 실리콘 나노선이 다공성 구조를 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 13**

제 1항에 있어서,

상기 (c) 단계에서

상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액이며,

상기 혼합액으로 에칭시킨 후 상기 혼합액 중 HF의 농도를 낮춘 혼합액으로 추가적으로 에칭시켜 실리콘 나노선이 다공성 구조의 마디를 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 14**

제 1항에 있어서,

상기 (c) 단계에서 실리콘 기판에 전압을 인가하여 상기 전압이 인가된 부분의 실리콘 나노선이 다공성 구조를 가져 실리콘 나노선이 다공성 구조의 마디를 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 15**

제 1항에 있어서,

상기 (c) 단계에서 가열된 실리콘 에칭액을 사용하여 실리콘 나노선이 경사진 구조를 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 16**

제 1항에 있어서,

상기 (c) 단계에서 H<sub>2</sub>O<sub>2</sub>의 농도가 다른 실리콘 에칭액에 번갈아 에칭함으로써 실리콘 나노선이 지그재그 구조를 형성하는 것을 특징으로 하는 실리콘 나노선 어레이 제조방법.

**청구항 17**

삭제

**청구항 18**

삭제

**명세서**

**기술분야**

[0001] 본 발명은 다공성 다층 금속박막을 이용한 실리콘 나노선 어레이 제조방법 및 이를 통해 제조된 실리콘 나노선 어레이에 관한 것으로, 보다 구체적으로는 다공성 다층 금속박막을 촉매로서 이용한 선택적 에칭 공정을 거쳐 실리콘 나노선 어레이를 제조하는 방법 및 이를 통해 제조된 실리콘 나노선 어레이에 관한 것이다.

**배경기술**

[0002] 최근, 저차원 실리콘 나노구조체의 독특한 물리적 특성으로 인하여 실리콘 나노선을 경소단막의 고성능 광전자 소자, 메모리 소자, 생물학적 센서, 에너지 소자 등으로의 응용하려는 연구가 활발히 진행되고 있다. 실리콘 나노선 제조에 있어 직경과 길이를 균일하게 제어하는 것 못지 않게, 이를 실제 소자로 이용할 수 있도록 정확한 위치에 균일하게 조절하여 배열구조를 만드는 것이 중요하다. 실리콘 나노선을 공간적으로 잘 정렬시키고 그 밀도를 조절 가능하도록 하는 것은 전계효과 트랜지스터(field-effect transistor: FET)와 같은 소자를 위해 필수적이며, 수직 정렬된 실리콘 나노선 어레이를 제조하기 위해 많은 연구들이 수행되어 왔다.

[0003] VLS(vapour-liquid-solid) 성장법으로 대표되는 상향식(bottom-up) 접근법을 통한 실리콘 나노선 제조의 경우, 금속 촉매 입자를 조절하여 단결정성 실리콘 나노선의 지름과 밀도를 조절할 수 있으나, 나노입자의 지름이 완전히 균일하거나 전자빔 리소그래피를 이용하지 않는 한, 나노선 직경과 위치를 조절하는데 어려움이 있다. 또한, VLS 성장법에서는 실리콘 나노선이 금속 촉매입자의 직경에 따라 특정 방향으로 성장하려는 성향이 있기 때문에, 실리콘 웨이퍼를 주로 사용하는 종래 CMOS공정과 호환이 되지 않는다.

[0004] 실리콘 나노선 제조의 경제적 하향식(Top-down) 접근법으로는 금속을 촉매로 이용한 실리콘 기관의 화학적 습식 에칭법이 있다. 이 방법은 고분자 나노구 리소그래피(polymer nanosphere lithography)를 이용하여 실리콘 나노선의 지름과, 길이 밀도를 어느 정도 제어가 가능하다. 또한, 이 방법은 실리콘 기관 위에 형성된 육각형 배열을 갖는 고분자 나노구를 마스크로 이용하여 금속 박막을 패터닝하고, 금속과 접촉한 실리콘 표면을 선택적으로 습식에칭함으로써 실리콘 나노선을 얻어내기 때문에 종래 리소그래피 공정에 비해 경제적이고 생산량도 높은 특징이 있다. 하지만, 이 방법의 경우 대면적에서 결함이 없이 정렬된 고분자 나노구 마스크를 제조하는 것이 어려우며, 고분자 구의 크기 제한 때문에 직경이 50nm 이하인 실리콘 나노선 어레이를 균일하게 제조하기 어렵다는 한계가 있다.

[0005] 최근, 박막형태의 나노다공성 알루미늄나 마스크를 실리콘 기관위에 올린 후, 이온빔 에칭(Reactive Ion Etching: RIE)을 통해 마스크의 패턴을 실리콘 기관에 이송시킨 후, 패턴이 형성된 실리콘 기관 위에 금속을 증착하여 메쉬 형태의 금속박막을 얻어내고, 이를 화학적 습식에칭에 있어 촉매로 사용하여 직경 10nm 이하의 직경을 갖는 실리콘 나노선 어레이 제조하는 경제적 방법이 이용되고 있다. 하지만, 이 공정의 경우 나노다공성 알루미늄나 마스크를 얻어내는 공정이 번거로우며 실리콘 기관 위에 올려진 세라믹 마스크는 수 마이크로미터 크기의 많은 주름들을 갖고 있어 주름진 영역에서는 마스크의 패턴이 실리콘 기관으로 이송되지 않아 에칭 시 실리콘 나노선이 형성되지 않는 등 문제가 있다. 더욱이 패턴이 형성된 실리콘 기관에 금속을 증착하는 과정에서 이온빔으로 식각된 홈에도 금속이 증착됨으로 인해 화학적 에칭으로 얻어진 실리콘 나노선의 상단 부분이 매우 불균일한 문제점을 갖고 있다.

[0006] 이 방법의 변형으로, 실리콘 기관 위에 올려진 나노다공성 알루미늄나 마스크에 직접 금속을 증착시킨 후 바로 에칭용액에 담지시켜 실리콘 나노선 어레이를 제조하는 방법이 있다. 하지만, 이 방법 역시 에칭용액에 담지시키는 과정에서 금속박막이 실리콘 기관으로부터 분리되어 나오는 문제점이 있어 기술적으로 대면적의 균일한 실리콘 나노선 어레이 제조에 적합하지 못하다는 문제점이 있다.

[0007] 대표적인 실리콘 나노선 제조의 한 방법으로, 실리콘 나노선 제조의 경제적 하향식(top-down) 접근법으로는 금속을 촉매로 이용한 실리콘 기관의 화학적 습식 에칭법이 있다. 이 방법은 촉매로 하는 금속으로 금(Au), 백금(Pt), 또는 은(Ag)을 주로 사용하게 된다.

[0008] 또한, 실리콘 나노선에 다공성 구조를 구현하여 다공성 실리콘 나노선이 갖는 독특한 광학적 특성 발현의 연구로 광전자소자, 메모리, 고효율 리튬(Li) 전지, 태양전지 등 다양한 다공성 실리콘 나노선의 응용이 연구되고 있다. 종래의 연구에서 실리콘 나노선 제조의 경제적 하향식(top-down) 접근법으로 다공성 실리콘 나노선의 제조를 위해서 일정 이상의 높은 도핑이 되거나 일정한 타입의 실리콘 기관을 이용해야 하는 단점이 있다.

[0009] 또한, 종래의 실리콘 나노선 제조의 경제적 하향식(top-down) 접근법에서는 한 가지 기판을 이용하여 두 가지 이상의 결정학적 배향을 갖는 실리콘 나노선을 구현하지 못하고, 한 가지 결정학적 배향을 갖는 실리콘 나노선의 제조에 제한이 있고, 나노선의 균일한 직경과 짧은 시간에 단결정의 구조를 동시에 구현하는데 있어 어려움이 있다.

**발명의 내용**

**해결하려는 과제**

[0010] 이에 본 발명자들은 한 가지 실리콘 기판에서 한 가지 결정학적 배향만을 갖는 실리콘 나노선 어레이 제조가 갖는 한계를 극복하여, 에칭 방향의 제어를 통해 한 가지 실리콘 기판에서 다양한 결정학적 배향을 갖는 실리콘 나노선 어레이를 제조하는 방법을 제공하고, 일정한 주기로 각기 다른 두 방향의 결정학적 배향을 가지고 비틀리며 형성되는 지그재그 구조의 실리콘 나노선 어레이를 제조하고자 예의 노력한 결과 본 발명을 완성하기에 이르렀다.

[0011] 또한, 종래 금속을 촉매로 사용하는 실리콘 기판의 화학적 습식에칭을 통한 다공성 실리콘 나노선 어레이 제조 공정이 갖는 여러 가지 기술적 한계를 극복하여 다양한 기판에서 구현이 가능한 다공성 실리콘 나노선 어레이를 제조하고 더 나아가서 다공성 구조의 마디를 가지는 실리콘 나노선 어레이를 제조하고자 하였다.

**과제의 해결 수단**

[0012] 상기 목적을 달성하기 위하여 본 발명의 일 측면에 따르면, (a) 다공성 다층 금속박막을 준비하는 단계, (b) 상기 다공성 다층 금속박막을 실리콘 기판에 접촉시키는 단계 및 (c) 실리콘 에칭액으로 상기 실리콘 기판을 에칭시키는 단계를 포함하는 실리콘 나노선 어레이 제조방법이 제공된다.

[0013] 본 발명의 일 실시예에 따르면, 상기 (a) 단계는, 일면에 복수의 구멍이 형성된 템플릿을 제공하는 단계, 상기 템플릿의 일면에 제 1 금속을 증착시키는 단계, 상기 제 1 금속 상에 제 2 금속을 증착시키는 단계 및 템플릿 에칭액으로 상기 템플릿만을 에칭시키는 단계를 포함하여 이루어질 수 있다.

[0014] 본 발명의 일 실시예에 따르면, 상기 템플릿 일면의 구멍의 단면은 원형, 타원형, 정사각형, 직사각형 및 정다각형 중 적어도 어느 하나의 형상일 수 있다.

[0015] 본 발명의 일 실시예에 따르면, 상기 템플릿의 재질은 알루미늄이고, 상기 템플릿 일면의 구멍은 알루미늄 아노다이징(anodizing)방법으로 형성될 수 있다.

[0016] 본 발명의 일 실시예에 따르면, 상기 템플릿만을 에칭시키는 단계 이후에 상기 다공성 다층 금속박막의 표면이 매끄럽게 되도록 상기 다공성 다층 금속박막의 표면을 연마하는 단계를 더 포함하여 이루어질 수 있다.

[0017] 본 발명의 일 실시예에 따르면, 상기 제 1 금속 및 상기 제 2 금속은 서로 다를 수 있다.

[0018] 본 발명의 일 실시예에 따르면, 상기 (b) 단계는 상기 다공성 다층 금속박막을 이송용액 표면에 띄우는 단계, 상기 이송용액의 표면과 접하는 다공성 다층 금속박막의 일면이 상기 실리콘 기판과 맞닿도록 접촉시키는 단계 및 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계를 포함하여 이루어질 수 있다.

[0019] 본 발명의 일 실시예에 따르면, 상기 이송용액은 상기 실리콘 에칭액과 동일한 성분이고, 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계는 상기 다공성 다층 금속박막과 접촉한 부분에서 상기 이송용액에 의해 실리콘 기판이 일부 에칭되어 상기 다공성 다층 금속박막과 상기 실리콘 기판이 밀착되는 것을 특징으로 할 수 있다.

[0020] 본 발명의 일 실시예에 따르면, 상기 이송용액은 탈이온수 이고, 상기 실리콘 기판에 잔존하는 상기 이송용액을 증발시키는 단계 이후에, 상기 다공성 다층 금속박막이 이송된 실리콘 기판을 무수에탄올(C<sub>2</sub>H<sub>5</sub>OH)에 담지시키는 단계를 더 포함하여 이루어질 수 있다.

[0021] 본 발명의 일 실시예에 따르면, 상기 (c) 단계는 상기 실리콘 에칭액에서 다공성 다층 금속박막이 촉매로 작용하여 상기 실리콘 기판을 습식에칭하여 나노선을 형성하는 것을 특징으로 할 수 있다.

- [0022] 본 발명의 일 실시예에 따르면, 상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액 또는 NH<sub>4</sub>F, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액일 수 있다.
- [0023] 본 발명의 일 실시예에 따르면, 상기 (c) 단계에서, 상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:x:2 (여기서 x는 0.5 이상)의 부피비를 가지는 혼합액을 사용하여 실리콘 나노선이 다공성 구조를 형성하는 것을 특징으로 할 수 있다.
- [0024] 본 발명의 일 실시예에 따르면, 상기 (c) 단계에서, 상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액이며, 상기 혼합액으로 에칭시킨 후 상기 혼합액 중 H의 농도를 낮춘 혼합액으로 추가적으로 에칭시켜 실리콘 나노선이 다공성 구조의 마디를 형성하는 것을 특징으로 할 수 있다.
- [0025] 본 발명의 일 실시예에 따르면, 상기 (c) 단계에서 실리콘 기판에 전압을 인가하여 상기 전압이 인가된 부분의 실리콘 나노선이 다공성 구조를 가져 실리콘 나노선이 다공성 구조의 마디를 형성하는 것을 특징으로 할 수 있다.
- [0026] 본 발명의 일 실시예에 따르면, 상기 (c) 단계에서 50℃ 이상의 온도로 가열된 실리콘 에칭액을 사용하여 실리콘 나노선이 경사진 구조를 형성하는 것을 특징으로 할 수 있다.
- [0027] 본 발명의 일 실시예에 따르면, 상기 (c) 단계에서 H<sub>2</sub>O<sub>2</sub>의 농도가 다른 실리콘 에칭액에 번갈아 에칭함으로써 실리콘 나노선이 지그재그 구조를 형성하는 것을 특징으로 할 수 있다.
- [0028] 본 발명의 다른 측면에 따르면, 상기 방법으로 제조된 실리콘 나노선 어레이가 제공될 수 있다.
- [0029] 본 발명의 또 다른 측면에 따르면, 상기 실리콘 나노선 어레이를 구비하는 반도체 소자가 제공될 수 있다.

**발명의 효과**

- [0030] 본 발명의 실리콘 나노선 어레이 제조방법에 따르면 실리콘 기판의 도핑 농도 및 도핑 종류에 상관없이 나노 다공성 구조를 갖는 실리콘 나노선 어레이 및 실리콘 나노선에 다공성 실리콘 나노선 마디를 구현할 수 있다.
- [0031] 또한, 한가지 결정학적 배향을 갖는 실리콘 기판에서 제조된 실리콘 나노선의 에칭방향을 제어하여 한가지 이상의 결정학적 배향을 갖는 실리콘 나노선 어레이를 제조할 수 있으며, 경사진 실리콘 나노선 어레이 및 한가지 이상의 결정학적 배향이 주기적으로 교차된 지그재그 구조의 실리콘 나노선 어레이를 제조할 수 있다.
- [0032] 이와 더불어, 규칙적인 다공성 다층 금속박막을 제조하여 각 층 금속이 가지는 특성의 장점만을 이용하여 안정적인 구조를 유지하며 빠르게 실리콘을 에칭하는 방법을 제공하고, 종래의 실리콘 나노선 제조에서 다공성 다층 금속박막을 촉매로써 사용하였을 때, 구조가 안정하면 매우 느린 에칭시간을 갖게 되거나, 에칭시간이 빠르면 구조적인 붕괴를 가져오는 한계를 극복할 수 있다.

**도면의 간단한 설명**

- [0033] 도 1은 형상 및 결정학적 배향이 제어된 실리콘 나노선 어레이 제조를 보여주는 개념도.
- 도 2는 실리콘 나노선 어레이 제조방법을 나타낸 순서도.
- 도 3은 다공성 다층 금속박막의 제조방법을 나타낸 순서도.
- 도 4는 다공성 다층 금속박막의 제조방법에 있어서, 제 1 금속이 증착된 템플릿을 나타낸 단면도.
- 도 5는 다공성 다층 금속박막의 제조방법에 있어서, 제 1 금속 상에 제 2 금속이 증착된 템플릿을 나타낸 단면도.
- 도 6은 다공성 다층 금속박막의 제조방법에 있어서, 다공성 다층 금속박막이 템플릿으로부터 분리된 상태를 나타낸 단면도.
- 도 7은 다공성 다층 금속박막의 제조방법에 있어서, 다공성 다층 금속박막의 표면 연마 후의 상태를 나타낸 단

면도.

도 8은 다공성 다층 금속박막의 제조 방법에 의해 제조된 다공성 다층 금속박막의 일 실시예를 나타낸 주사전자현미경 사진.

도 9는 다공성 다층 금속박막을 촉매로 실리콘 기판을 에칭하여 제조된 실리콘 나노선 어레이의 일 실시예를 나타낸 주사전자현미경 사진.

도 10은 실리콘 나노선 어레이 제조방법에 의해 제조된 다공성 구조의 실리콘 나노선 어레이의 단면도.

도 11은 실리콘 나노선 어레이 제조방법에 의해 제조된 다공성 마디 구조의 실리콘 나노선 어레이의 단면도.

도 12는 실리콘 나노선 어레이 제조방법에 의해 제조된 경사진 구조의 실리콘 나노선 어레이를 나타낸 단면도.

도 13은 실리콘 나노선 어레이 제조방법에 의해 제조된 지그재그 구조의 실리콘 나노선 어레이의 단면도.

도 14는 실리콘 나노선 어레이 제조방법에 의해 제조된 다공성 구조의 실리콘 나노선 어레이의 일 실시예를 나타낸 주사전자현미경사진.

도 15는 실리콘 나노선 어레이 제조방법에 의해 제조된 다공성 마디 구조의 실리콘 나노선 어레이의 일 실시예를 나타낸 주사현미경사진.

도 16의 (a)와 (b)는 본 발명의 다른 측면에 따른 실리콘 에칭용액의 조성 또는 에칭온도 등의 에칭조건의 조절을 통해 형상 및 결정학적 배향이 다른 실리콘 나노선 어레이 제조의 일 실시예를 나타낸 주사전자현미경 사진.

도 17은 실리콘 나노선 어레이 제조방법에 의해 제조된 지그재그 구조의 실리콘 나노선 어레이의 일 실시예를 나타낸 주사전자현미경사진.

**발명을 실시하기 위한 구체적인 내용**

[0034] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시 예를 가질 수 있는 바, 특정 실시 예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0035] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0036] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, “포함하다” 또는 “가지” 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0037] 이하, 본 발명을 도면을 참조하여 더욱 상세하게 설명하기로 하며, 도면을 참조하여 설명함에 있어, 동일하거나 대응하는 구성 요소는 동일한 도면번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0038] 본 발명에 따른 실리콘 나노선 어레이 제조방법에 의하면, 우선 다공성 다층 금속박막이 준비 되어야 한다. 다공성 다층 금속박막을 제조하기 위해서 먼저, 일면에 복수의 구멍이 형성된 템플릿을 제공한다(도 3, S310). 템플릿(30)은 나노사이즈의 구멍(10)이 규칙적으로 형성된 기판으로, 구멍(10)의 단면은 정사각형, 직사각형, 정다각형, 원형 및 타원형 등 다양한 형상이 가능하다.

[0039] 그 다음에, 템플릿(30)의 일면에 제 1 금속을 증착시킨다(도 3, S320). 템플릿(30)의 구멍(10)부분을 제외한 템



플릿(30)의 일면에 제 1 금속이 얇게 증착되며, 그 결과 개구부(60)가 형성된 다공성 제 1 금속박막(40)이 형성된다.

- [0040] 다음으로 제 1 금속 위에 제 2 금속을 증착시킨다(도 3, S330). 결과적으로 다층 구조의 다공성 금속박막(50)이 제조된다. 제 1 금속 및 제 2 금속으로는 실리콘 기관의 화학적 습식에칭시 촉매로 사용될 수 있는 금(Au), 백금(Pt), 은(Ag) 등의 금속이 사용될 수 있고, 상기 제 1 금속과 제 2 금속은 서로 다른 종류의 금속을 각각 증착시켜 각각의 금속의 특성이 에칭시 촉매로서 다르게 작용할 수 있도록 할 수 있다.
- [0041] 도 4는 제 1 금속이 증착되어 템플릿(30)의 일면에 제 1 금속박막(40)이 형성된 단면을 나타내며 증착시간이 길어지면, 개구부(60) 사이즈는 작아진다. 따라서, 증착 시간을 조절함으로써, 개구부(60)사이즈를 조절할 수 있다.
- [0042] 도 5는 제 1 금속 및 제 2 금속이 증착되어 템플릿(30)의 일면에 다공성 다층 금속박막(50)이 형성된 단면을 나타낸다. 제 1 금속 및 제 2 금속의 증착 방법의 예로, 열증착(thermal evaporation), 플라즈마 증착(plasma sputter), 전자빔 증착(e-beam evaporation) 등을 들 수 있다. 상기 금속박막은 서로 다른 재질의 금속이 2층 이상인 다층박막을 이룬 형태도 포함한다.
- [0043] 다음으로, 템플릿(30)을 제거하여 다공성 다층 금속박막(50)을 분리한다(도3, S340). 일면에 다공성 다층 금속박막(50)이 결합된 템플릿(30)을 에칭하고 상기 금속은 에칭하지 아니하는 템플릿 에칭액에 넣으면 템플릿(30)만 에칭되어 다공성 다층 금속박막(50)만 남게 된다. 만약, 템플릿이 아노다이징에 의해 생성된 다공성 알루미늄이라면 NaOH 수용액, KOH 수용액, H<sub>3</sub>PO<sub>4</sub> 수용액 또는 HF 수용액을 템플릿 에칭액으로 이용할 수 있으며, H<sub>3</sub>PO<sub>4</sub> 수용액 또는 HF 수용액표면에 금속이 증착된 템플릿을 띄워 템플릿만 에칭시켜 제거할 수 있다.
- [0044] 제 1 금속 및 제 2 금속을 증착시킬 때 템플릿의 구멍 벽면에 부분적으로 증착되어 도 6에서와 같이 템플릿과 접촉되어 있던 면이 매끄럽지 못하고, 돌기와 같은 모양이 형성될 수 있다. 이러한 돌기 부분이 있는 경우 실리콘 기관에 이송이 원활하지 못할 수 있으므로 이를 제거하기 위해 금속의 에칭액(예를 들면 Au의 경우 KI/I<sub>2</sub> 수용액, Ag의 경우 HNO<sub>3</sub>)에 짧은 시간(수 초) 접촉시켜 표면을 연마할 수 있다(도 3, S350). 연마과정을 거쳐 형성된 다공성 다층 금속박막(50)의 단면은 도 7에 도시되어 있다. 상술한 바와 같이 이러한 공정을 거쳐 제조한 다공성 다층 금속박막은 개구부가 나노사이즈로 작게 그리고 균일하게 단시간에 적은 비용으로 제조할 수 있으며, 개구부의 형상도 템플릿의 구멍의 단면 형상을 다양하게 하면 그에 따라 다양하게 형성 가능하다. 이러한 공정을 통해 얻은 다공성 다층 금속박막은 다양한 기관의 마스크로 활용될 수 있다.
- [0045] 본 발명에 따른 실리콘 나노선 어레이 제조방법은 (a) 다공성 다층 금속박막을 준비하는 단계, (b) 상기 다공성 다층 금속박막을 실리콘 기관에 접촉시키는 단계 및 (c) 실리콘 에칭액으로 상기 실리콘 기관을 에칭시키는 단계를 포함하며 실리콘 나노선의 형상 및 결정학적 배향이 제어된 실리콘 나노선을 제조할 수 있다는 것을 특징으로 한다.
- [0046] 먼저, (a)다공성 다층 금속 박막을 준비한다(S210). 이는 다공성 다층 금속박막(50) 제조방법을 나타낸 도 3의 단계를 수행함으로써 얻을 수 있다. 이에 대한 보다 구체적인 설명은 상기의 다공성 다층 금속박막(50)의 제조 방법에서 기술한 내용으로 같음하도록 한다.
- [0047] 다음으로, (b)상기 다공성 다층 금속박막을 실리콘 기관에 접촉시킨다(S220). 상기 (b) 단계는, 상기 다공성 다층 금속박막을 이송용액 표면에 띄우는 단계, 상기 이송용액의 표면과 접하는 다공성 다층 금속박막의 일면이 상기 실리콘 기관과 맞닿도록 접촉시키는 단계 및 상기 실리콘 기관에 잔존하는 상기 이송용액을 증발시키는 단계를 포함한다.
- [0048] 다공성 다층 금속박막(50)을 이송용액 표면에 띄워 이송용액 표면과 접하는 다공성 다층 금속박막(50)의 일면이 실리콘 기관(70)의 일면과 맞닿도록 순차적으로 접촉시켜 실리콘 에칭액에 담지시켜 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기관을 에칭함으로써 제 1 금속 및 제2 금속이 실리콘 기관의 에칭에서 갖는 장점만을 취한 수직 정렬된 대면적의 실리콘 나노선 어레이를 제조할 수 있다. 이때, 실리콘 에칭액은 제 1 금속 및 제 2

금속으로 제조된 다공성 다층 금속박막(50)을 촉매로 하여, 실리콘을 에칭시킬 수 있는 용액으로서, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액에 HF 또는 NH<sub>4</sub>F 중 하나 이상을 포함하는 조성을 예로 들 수 있다.

- [0049] 이송용액은 다공성 다층 금속박막(50)을 실리콘 기판(70)에 전사하기 위해 이용하는 친수성 용액으로, 다공성 다층 금속박막(50)은 소수성 특성을 가지고 있어 이송용액 표면에 떠있을 수 있다. 이송용액은 이후 실리콘을 에칭하는데 이용되는 실리콘 에칭액을 이용할 수도 있으며, 그 외에도 탈이온수와 같이 다공성 다층 금속박막(50)이 표면에 떠있을 수 있는 친수성 성질을 가지는 용액을 이용할 수 있다.
- [0050] 이때, 실리콘 기판(70)에 잔존하는 이송용액을 증발시키는 단계를 더 수행할 수 있다. 이송용액이 실리콘 에칭액인 경우 실리콘 기판(70)과 다공성 다층 금속박막(50) 사이에 잔존하는 실리콘 에칭액은 건조되는 동안 실리콘 기판(70)의 표면을 일부 에칭하여 다공성 다층 금속박막(50)이 실리콘 기판(70)에 함몰된 것처럼 다공성 다층 금속박막의 개구부(60)을 통해 실리콘 기판(70)이 부분적으로 돌출되게 할 수 있다. 이 부분이 나노선(80)의 최상단 부분이 되고, 기판과 다공성 다층 금속박막(50)의 밀착력을 향상시킬 수 있다.
- [0051] 이송용액이 탈이온수인 경우, 실리콘 기판(70)에 잔존하는 이송용액을 증발시키는 단계 중 실리콘 기판(70)의 부분적 에칭이 발생하지 않아 다공성 다층 금속박막(50)과 실리콘 기판(70)의 밀착력이 크지 않지만, 이후 나노선을 형성하기 위한 실리콘 에칭반응이 개시되는데 걸리는 시간이 실리콘 에칭액을 이송용액으로 이용한 경우보다 짧다는 장점이 있다.
- [0052] 다음으로, (c) 실리콘 에칭액으로 상기 실리콘 기판을 에칭시킨다(S230). 다공성 다층 금속박막(50)이 표면에 이송된 실리콘 기판(70)을 실리콘 에칭액에 담지시켜 다공성 다층 금속박막(50)이 촉매로 작용하여 실리콘 기판(70)을 에칭함으로써 수직 정렬된 실리콘 나노선 어레이를 제조할 수 있다. 이때, 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액 또는 NH<sub>4</sub>F, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액일 수 있다. 이 단계에서 다공성 다층 금속박막(50)은 촉매로 작용하므로 반응에 직접 참여하지 않아 실리콘 기판 위에 잔존한다.
- [0053] 이송용액으로 탈이온수를 사용한 경우, 실리콘 기판(70)을 에칭시키기 이전에 다공성 다층 금속박막(50)이 표면에 이송된 실리콘 기판(70)을 무수에탄올(C<sub>2</sub>H<sub>5</sub>OH)에 담지시킴으로써 다공성 다층 금속박막(50)이 실리콘 기판(70)으로부터 분리되는 것을 방지할 수 있으며, 무수에탄올에 실리콘 에칭액을 첨가시킴으로써 다공성 다층 금속박막(50)과 접촉한 실리콘 기판(70)의 표면이 선택적으로 습식에칭되어 수직 정렬된 실리콘 나노선 어레이를 제조할 수 있다(도 9).
- [0054] 또한, 본 발명의 일 측면에 따르면, 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기판(70)을 습식에칭하는 방법에서 실리콘 에칭액의 조성을 조절하거나 에칭온도를 조절함으로써 수직 정렬된 실리콘 나노선 어레이가 아닌 다양한 형상 및 결정학적 배향이 제어된 실리콘 나노선 어레이를 제조할 수 있다(도 16).
- [0055] 상기 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기판(70)을 습식 에칭하는 방법에서, 상기 실리콘 에칭액은 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:x:2의 부피비를 가지는 혼합액을 사용함으로써 상기 실리콘 에칭액에 과량의 H<sub>2</sub>O<sub>2</sub>를 첨가하여 실리콘 나노선 어레이의 표면이 다공성 구조를 갖도록 제조할 수 있다(도 10). 상기 실리콘 에칭액에서 x는 바람직하게는 0.5 이상이며, 더욱 바람직하게는 0.5 내지 1이다.
- [0056] 상기 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기판(70)을 습식 에칭하는 방법에서, 상기 실리콘 에칭액으로서 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액을 사용하여 실리콘 나노선 어레이를 제조하다가 상기 혼합액 중 HF의 농도를 낮춘 혼합액을 사용하여 실리콘 나노선 어레이를 제조하면 원하는 부분에서 실리콘 나노선 어레이의 표면이 다공성 구조를 갖도록 제어하여 다공성 마디의 실리콘 나노선 어레이를 제조할 수 있다.
- [0057] 다공성 마디의 실리콘 나노선 어레이를 제조하는 다른 방법으로는, 상기 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기판(70)을 습식에칭하는 방법에서, 다공성 마디를 갖기를 원하는 부분의 실리콘 기판에 전압을 인가하여 실리콘 나노선 어레이의 표면이 다공성 구조를 갖도록 제어하여 다공성 마디의 실리콘 나노선 어레이를 제

조할 수도 있다(도 11). 다공성 마디를 갖기를 원하는 부분에 인가되는 전압은 바람직하게는 3V 이상이며, 더욱 바람직하게는 3 내지 10V 이다.

[0058] 상기 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기관(70)을 습식 에칭하는 방법에서, 상기 실리콘 에칭액을 가열한 조건에서는 수직방향으로 실리콘 나노선이 제조되지 않고 꺾인 방향으로 실리콘 나노선이 제조되어 경사진 구조의 실리콘 나노선 어레이를 제조할 수 있다(도 12). 상기 실리콘 에칭액의 가열온도는 바람직하게는 50℃ 이상이며, 더욱 바람직하게는 50 내지 70℃ 이다.

[0059] 상기 다공성 다층 금속박막(50)을 촉매로 하여 실리콘 기관(70)을 습식 에칭하는 방법에서, 상기 실리콘 에칭액 성분 중 산화제로 작용하는 H<sub>2</sub>O<sub>2</sub>의 농도를 달리한 두 가지 에칭액에 번갈아 가며 에칭하면 지그재그 구조의 실리콘 나노선 어레이를 제조할 수 있다(도 13).

[0060] 이하에서는 실시예를 통하여 본 발명을 더욱 상세히 설명하고자 한다. 다만, 이들 실시예는 오로지 본 발명을 예시하기 위한 것으로서, 본 발명의 범위가 이들 실시예에 의해 제한되는 것으로 해석되지는 않는다 할 것이다.

[0061] **실시예 1: 다공성 다층 금속박막 제조**

[0062] 알루미늄의 전처리

[0063] Goodfellow사의 순도 99.999% 알루미늄을 아세톤으로 세척함으로써 알루미늄 표면에 존재하는 기름 성분을 제거하였다. 탈지 공정을 거친 알루미늄은 이어 과염소산 (HClO<sub>4</sub>)과 에틸알콜 (CH<sub>3</sub>CH<sub>2</sub>OH)이 1:4의 부피비로 혼합된 용액을 전해질로 하여 30V에서 4분간 전해연마 함으로써 거울면처럼 매끈한 알루미늄 표면을 얻어냈다. 필요에 따라서는 스탬프(stamp)를 이용한 나노임프린트 공정을 통해 전해연마된 알루미늄 표면에 원하는 배열과 모양을 갖는 홈이 형성된 패턴을 제조하였다.

[0064]

[0065] 나노 다공성 알루미늄의 제조

[0066] 규칙적 동공배열을 갖는 나노 다공성 알루미늄은 상기 방법으로 전처리된 알루미늄을 황산, 옥살산, 또는 인산을 이용한 아노다이징 공정을 통하여 제조하

[0067] 였다.

**표 1**

[0068]

전해질	전압 (V)	구멍직경 (nm)	구멍간거리 (nm)	구멍밀도 (pores/cm <sup>2</sup> )
0.3M H <sub>2</sub> SO <sub>4</sub>	25	18	60	3 x 10 <sup>10</sup>
0.3M H <sub>2</sub> C <sub>2</sub> O <sub>4</sub>	40	30	105	1 x 10 <sup>10</sup>
0.3M H <sub>2</sub> C <sub>2</sub> O <sub>4</sub>	120 - 140	40 - 50	240 - 280	~ 10 <sup>9</sup>
1wt. % H <sub>3</sub> PO <sub>4</sub>	195	180	500	5 x 10 <sup>8</sup>

[0069] 금속의 증착

[0070] 실리콘 기관의 화학적 습식 에칭시 촉매로 사용될 수 있는 금(Au), 백금(Pt), 또는 은(Ag)에서 선택된 제 1 금속 및 제 2 금속을 상기 방법으로 얻어진 나노다공성 알루미늄의 표면에 제 1 금속을 증착시킨 뒤 제 2 금속을 증착시키는 순차적인 방법으로 다층 증착시켰다. 제 1 금속 및 제 2 금속의 증착은 열증착(thermal evaporation), 플라즈마 증착(plasma sputter), 전자빔 증착(e-beam evaporation) 중 적어도 어느 하나를 통해

이루어질 수 있으며, 증착시간이 길어지면 길어질 수록 나노다공성 알루미늄의 동공직경이 감소되는 특징이 있다.

[0071] 다공성 다층 금속박막의 제조

[0072] 금속이 표면에 다층으로 증착된 상기 나노다공성 알루미늄을 NaOH 수용액, 또는 HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액 또는 NH<sub>4</sub>F, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액 위에 띄워 상온에서 나노다공성 알루미늄만을 선택적으로 제거함으로써 대면적의 다공성 다층 금속박막을 제조하였다.

[0073] 제 1 금속으로는 빠른 에칭속도를 가지지만 에칭과정에서 구조의 붕괴를 가져오는 특성을 가진 은(Ag)을 사용하고, 제 2 금속은 느린 에칭속도를 가지지만 에칭과정에서 구조의 견고함을 보이는 금(Au)을 사용하여 두 가지 금속의 장점만을 갖는 다공성 은(Ag)/금(Au) 금속박막을 형성 하였다.

[0074] 다공성 은(Ag)/금(Au) 금속박막을 촉매로 사용하여 실리콘 기판을 습식에칭하게 되면 금(Au) 금속박막을 촉매로 사용하여 실리콘 기판을 습식에칭할 경우 금의 견고한 기계적 특성에 의해 실리콘 나노선이 붕괴되지 않고 실리콘 나노선의 최상부와 최하부가 동일한 직경을 형성할 수 있다는 장점과 은(Ag) 금속박막을 촉매로 사용하여 실리콘 기판을 습식에칭할 경우 빠른 실리콘 에칭속도로 단시간에 대면적의 실리콘을 제조할 수 있다는 장점을 모두 취할 수 있는 효과가 있다.

[0075] 상기 방법에 의해 제조된 다공성 은(Ag)/금(Au) 금속박막을 에칭하고자 하는 실리콘 기판 표면에 이송 (transfer)시킨 후, 실리콘 기판과 다공성 은(Ag)/금(Au) 금속박막 계면에 잔존하는 용액을 증발시켰다. 나노다공성 알루미늄을 제거하는 용액이 실리콘 에칭액과 동일한 경우, 용액의 증발과정에서 다공성 은(Ag)/금(Au) 금속박막과 접촉하고 있는 실리콘 표면은 에칭이 이루어지며, 이로 인하여 다공성 은(Ag)/금(Au) 금속박막의 메쉬로 실리콘 나노선이 일부 돌출되어 아래 기술한 실리콘의 에칭과정에서 실리콘 기판과 다공성 은(Ag)/금(Au) 금속박막이 서로 분리되지 않고 물리적으로 잘 결속된다.

[0076] 반면, NaOH수용액으로 나노다공성 알루미늄을 제거하는 경우, NaOH 수용액에 띄워져 있는 다공성 은(Ag)/금(Au) 금속박막은 슬라이드 글라스를 이용하여 탈이온수 표면에 이송시킴으로써 다공성 은(Ag)/금(Au) 금속박막 하부에 잔존하는 NaOH수용액을 제거하였다. 탈이온수 표면에 띄워져 있는 다공성 은(Ag)/금(Au) 금속박막을 에칭하고자 하는 실리콘 기판 표면에 이송시킨 후, 실리콘 기판과 다공성 은(Ag)/금(Au) 금속박막 계면에 잔존하는 탈이온수를 증발시켰다. 그런 다음, 에칭을 통한 실리콘 나노선 어레이 제조에 앞서 얻어진 시편을 무수에탄올에 담지시켰다.

[0077] 실시예 2: 수직 정렬된 실리콘 나노선 어레이 제조

[0078] 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치한 실리콘 기판을 실리콘 에칭액으로서, HF, H<sub>2</sub>O<sub>2</sub> 및 H<sub>2</sub>O의 혼합액에 담지시켜 에칭시켜 수직 정렬된 실리콘 나노선 어레이를 제조하였다(도 9).

[0079] 실시예 3: 다공성 구조의 실리콘 나노선 어레이 제조

[0080] 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치한 실리콘 기판을 실리콘 에칭액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:x:2의 부피비를 갖는 혼합액에 담지시켜 에칭시켰다. 이 때 x가 0.7인 혼합액을 사용하여 실리콘 나노선 어레이의 표면에 다공성 구조를 형성하였다(도 10).

[0081] 실시예 4: 다공성 마디 구조의 실리콘 나노선 어레이 제조

[0082] 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치한 실리콘 기판을 실리콘 에칭액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:0.1:2의 부피비를 갖는 혼합액에 담지시켜 에칭시켰다. 그 다음 실리콘 에칭액을 HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 0.1:0.1:2의 부피비를 갖는 혼합액으로 변환하여 에칭시켰다. 상기 과정을 반복하여 실행하였더니 HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:0.1:2의

부피비를 갖는 혼합액으로 에칭시킨 부분에 다공성 구조가 형성되었다.

[0083] 다른 방법으로는 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치된 실리콘 기판을 실리콘 에칭액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 0.1:0.1:2의 부피비를 갖는 혼합액에 담지시켜 에칭시켰다. 이 때 실리콘 기판에 5V의 전압을 가해주었다니 전압이 인가된 부분의 실리콘 나노선 어레이의 표면에 다공성 구조가 형성되었다(도 11).

[0084] **실시예 5: 경사진 구조의 실리콘 나노선 어레이 제조**

[0085] 실리콘 에칭액으로서 HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:0.1:0.1의 부피비를 갖는 혼합액을 60℃로 가열했다. 그 다음 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치된 실리콘 기판을 상기 혼합액에 담지시켜 에칭시켰더니 꺾인 방향으로 실리콘 나노선이 제조되었다(도 12).

[0086] **실시예 6: 지그재그 구조의 실리콘 나노선 어레이 제조**

[0087] 실시예 1로부터 얻어진 다공성 금속 박막의 표면에 위치된 실리콘 기판을 실리콘 에칭액으로서, HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:0.01:2의 부피비를 갖는 혼합액에 담지시켜 에칭시켰다. 그 다음 실리콘 에칭액을 HF: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O = 1:0.1:2의 부피비를 갖는 혼합액으로 변환하여 에칭시켰다. 상기 과정을 반복하였더니 지그재그 구조를 갖는 실리콘 나노선 어레이가 제조되었다(도 13).

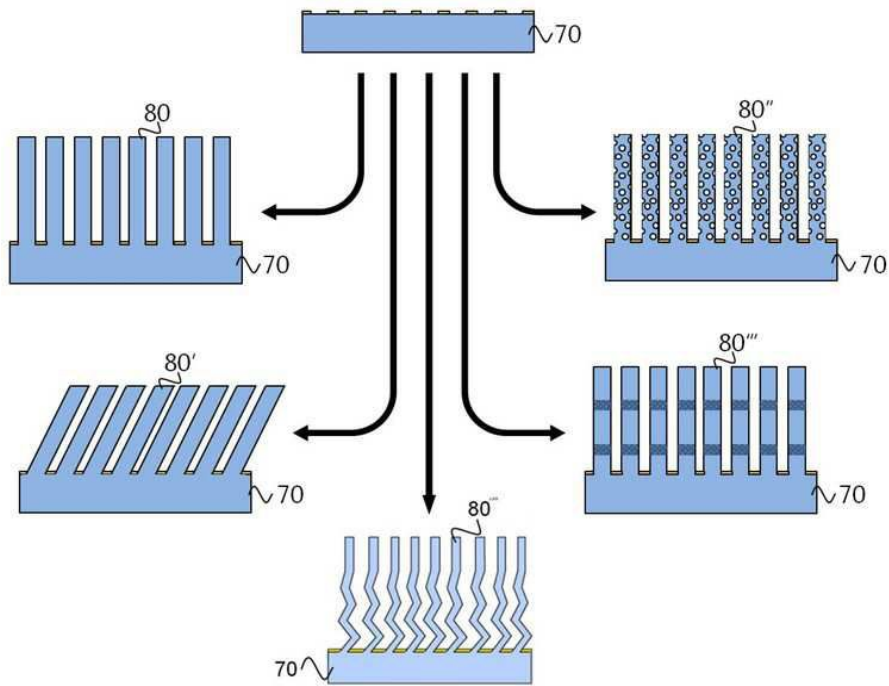
[0088] 이상으로 본 발명 내용의 특정한 부분을 상세히 기술하였는 바, 당업계의 통상의 지식을 가진 자에게 있어서, 이러한 구체적 기술은 단지 바람직한 실시 양태일 뿐이며, 이에 의해 본 발명의 범위가 제한되는 것이 아닌 점은 명백할 것이다. 따라서 본 발명의 실질적인 범위는 첨부된 청구항들과 그것들의 등가물에 의하여 정의된다고 할 것이다.

**부호의 설명**

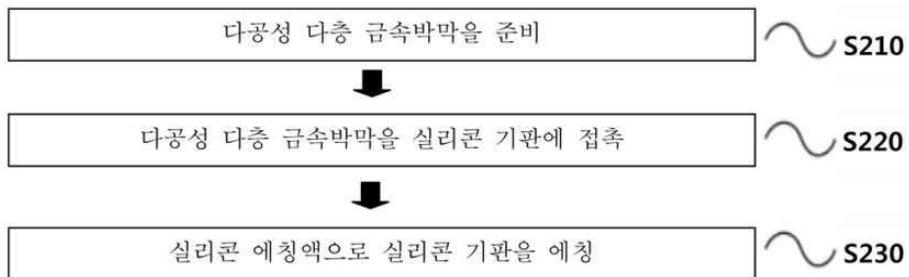
- [0089] 10 : 템플릿에 형성된 구멍
- 30 : 템플릿
- 40 : 다공성 제 1 금속박막
- 50 : 다공성 다층 금속박막
- 60 : 다공성 다층 금속박막 개구부
- 70 : 실리콘기판
- 80 : 실리콘 나노선

도면

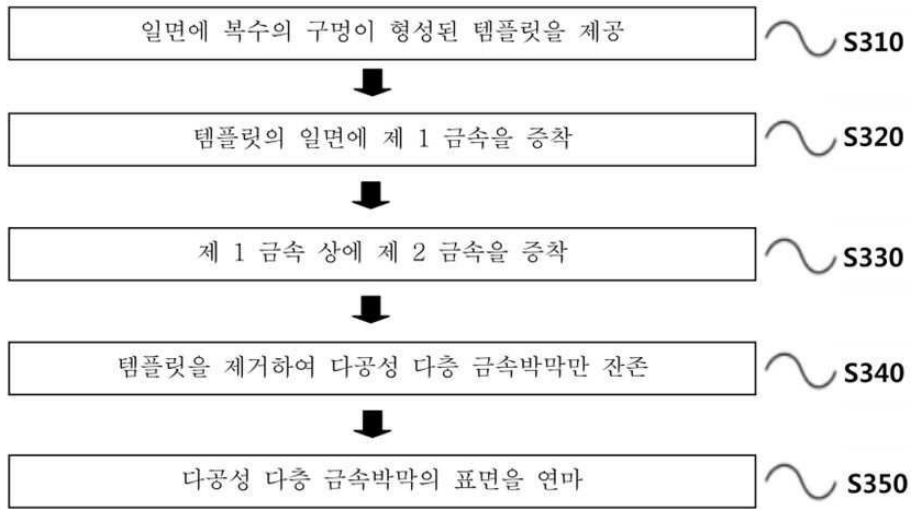
도면1



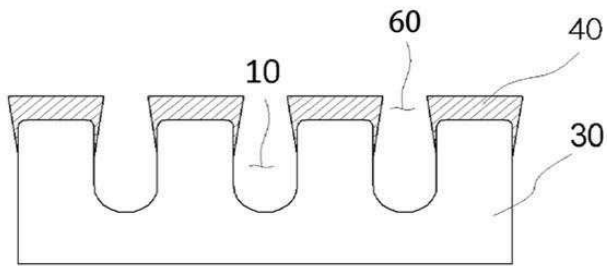
도면2



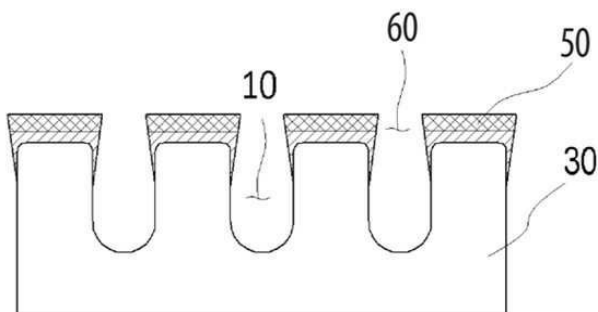
도면3



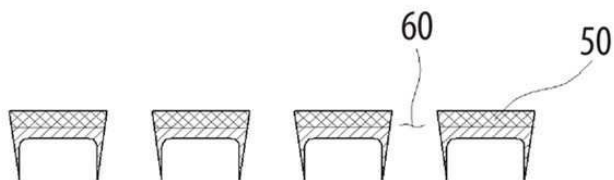
도면4



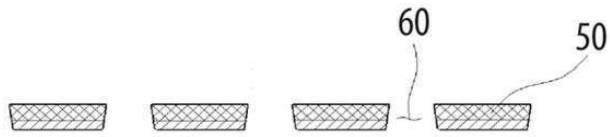
도면5



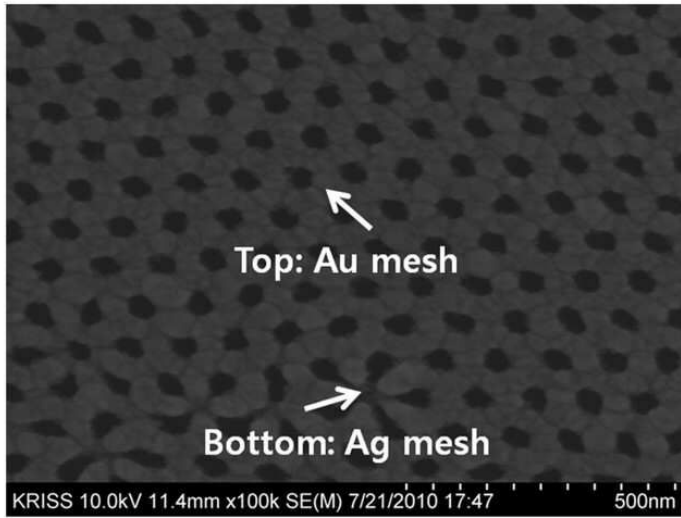
도면6



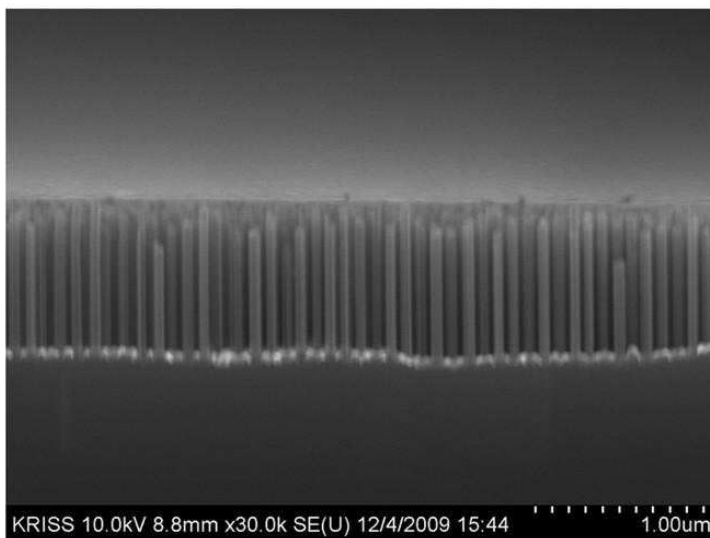
도면7



도면8

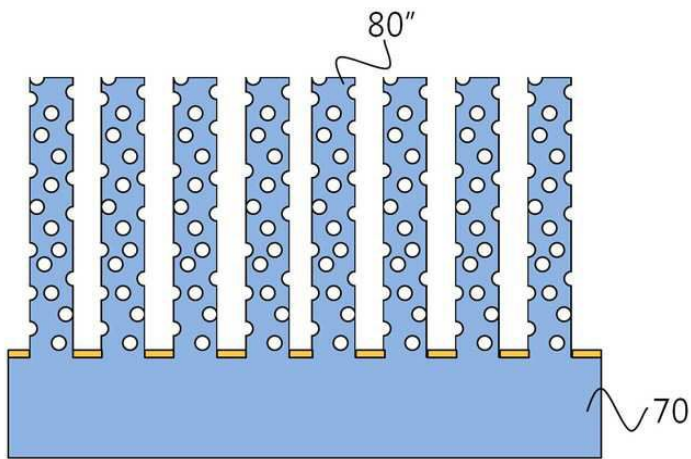


도면9

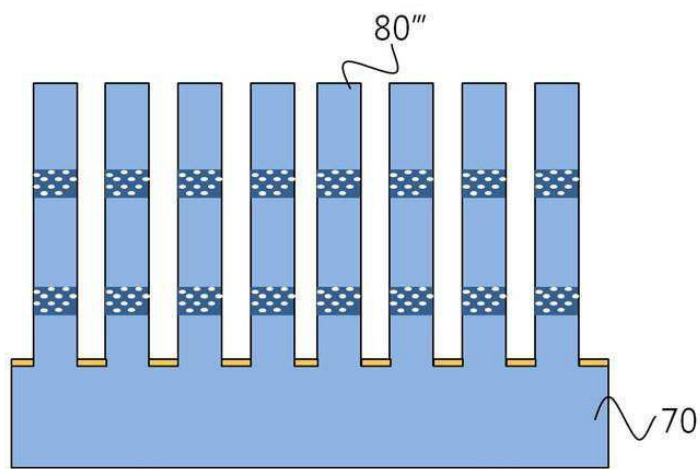




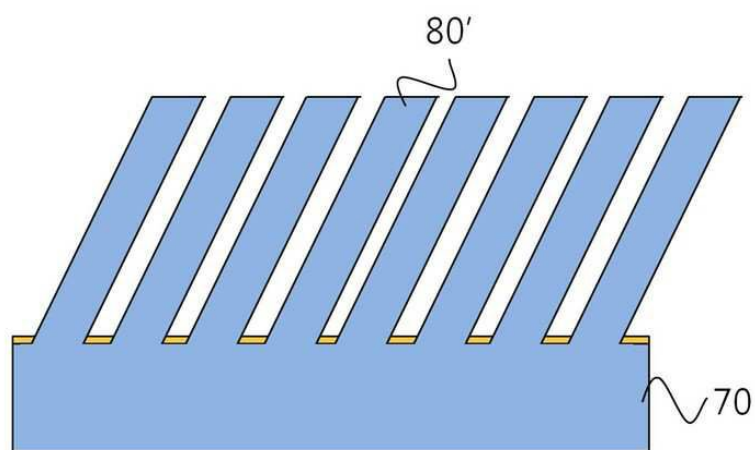
도면10



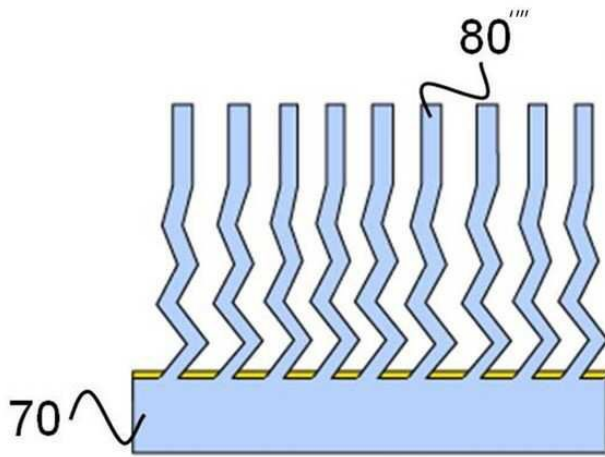
도면11



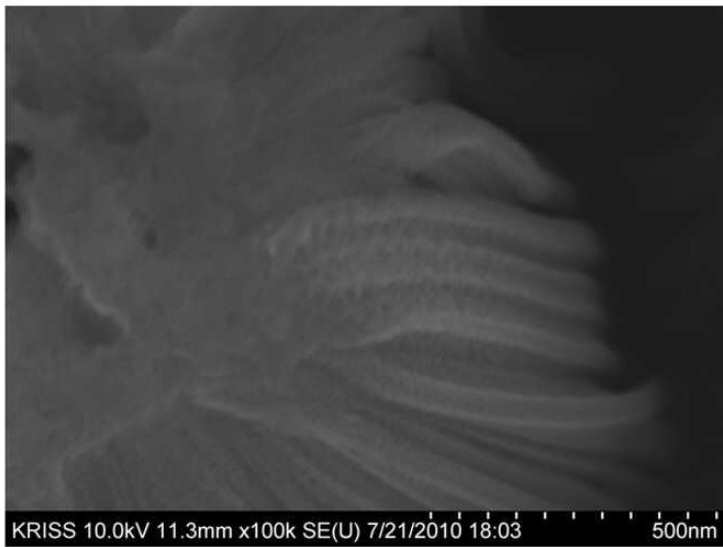
도면12



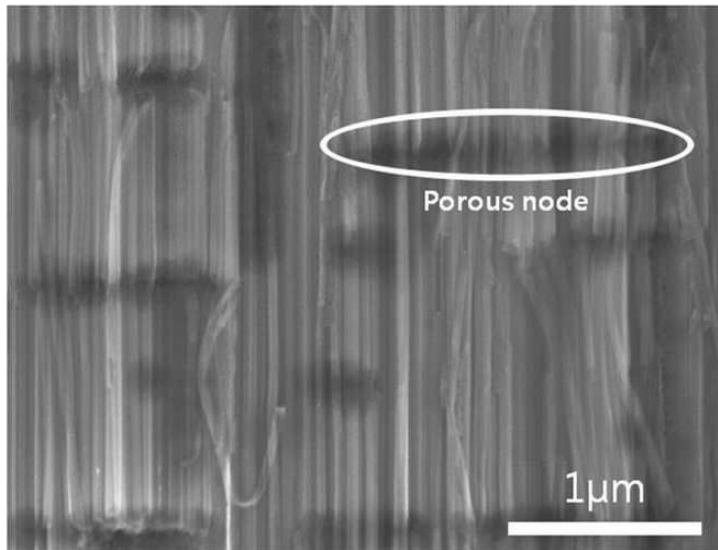
도면13



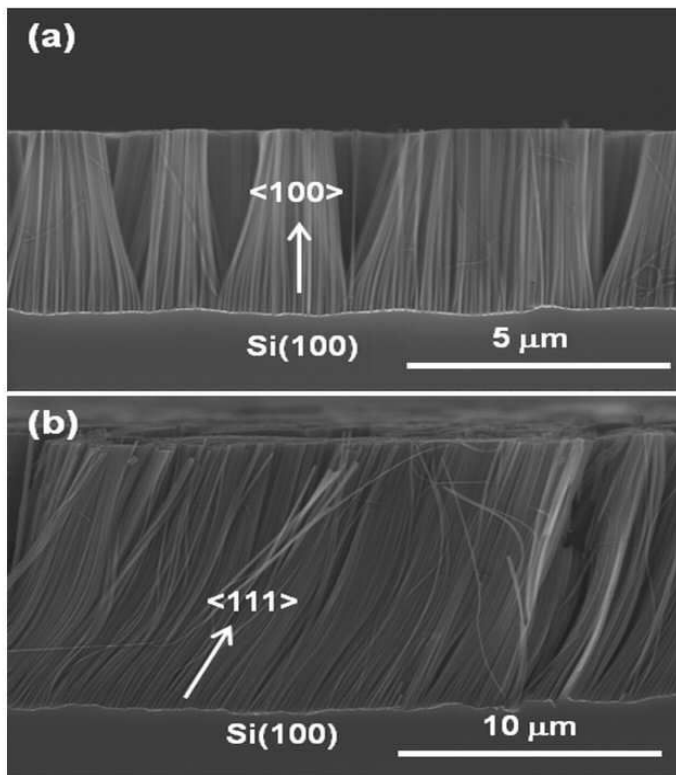
도면14



도면15



도면16



도면17

